

AGREGATION INTERNE DE GENIE ELECTRIQUE

Option A

ELECTRONIQUE ET INFORMATIQUE INDUSTRIELLE

Etude d'un système industriel (durée 8 heures)

Pilotage d'un four électrique à arc

Corrigé

A1 : Etude du capteur d'intensité

$$A1.1. B = \frac{\mu_0 \cdot i}{2\pi r}$$

A1.2. Rayon moyen du tore : $L = 2\pi r$

Ce qui donne : $r = \frac{L}{2\pi}$

et par conséquent : $B = \frac{\mu_0 \cdot i}{L}$

A1.3.

Pour une spire le flux ϕ est donné par la relation : $\phi = B \cdot A$

soit encore : $\phi = \frac{\mu_0 \cdot i \cdot A}{L}$

pour le flux total Φ dans toute la bobine qui comporte N spires,

on a : $\Phi = \frac{\mu_0 \cdot i \cdot A \cdot N}{L}$

A1.4. On a : $U_R = \frac{-d\Phi}{dt} = -\frac{\mu_0 \cdot A \cdot N}{L} \cdot \frac{di}{dt}$

Ce qui donne : $k = \frac{\mu_0 \cdot N \cdot A}{L}$

A1.5. Application numérique :

$A = 2,0 \text{ cm}^2$, $L = 40 \text{ cm}$, $N = 120 \text{ spires}$, $\mu_0 = 4\pi \cdot 10^{-7} \text{ H.m}^{-1}$.

$k = 7,54 \cdot 10^{-8} \text{ VsA}^{-1}$

si $i = I \sin \omega \cdot t$ on a : $\frac{di}{dt} = \omega \cdot I \cdot \cos \omega \cdot t$

Quand $I = 50 \text{ 000 A}$ (valeur efficace), on obtient une tension sinusoïdale de l'ordre de :

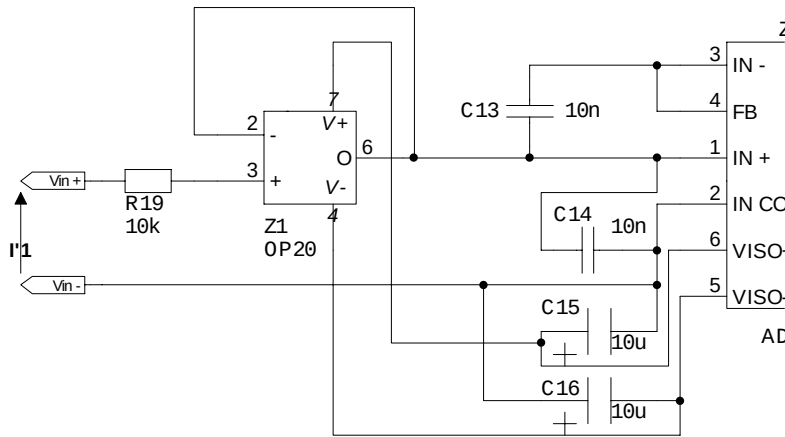
$U_l = 2 \cdot \pi \cdot 50 \text{ I} \cdot k = 2 \cdot \pi \cdot 50 \cdot 50000 \cdot 1,5 \cdot 10^{-6} = 1,2 \text{ V efficace}$ soit une amplitude de 1,66 V.

A2 : Isolation Galvanique d'entrée I**A2.1**

- En utilisant un amplificateur OP20 et les spécificités du circuit Z2 (AD202), on demande de proposer un schéma structurel pour la fonction FS231 (adaptation d'impédance, amplification de 1 dans notre cas).

Le circuit AD202 est spécialement conçu pour délivrer des tensions d'alimentation isolées par rapport à sa sortie.

On pourra trouver des réponses avec des résistances choisies pour une amplification de 1 (on pourra dans d'autres cas modifier l'amplification).



- déterminer la valeur de réglage de l'élément ajustable P6 si l'on désire obtenir, pour une tension $I1'$ d'entrée d'amplitude 4V, une tension de sortie $I1$ d'amplitude 10V.

L'amplificateur opérationnel OP20 est monté en suiveur $A_v=1$

Le circuit AD202 a son amplificateur d'entrée monté en suiveur, une bande passante de 2kHz, une non linéarité de $\pm 0.05\%$, et une erreur typique sur le gain de $\pm 0.5\%$. On peut donc dire que son amplification est de 1 (fréquence de travail = 50Hz).

L'amplificateur OP77 est un amplificateur non inverseur, son amplification doit donc être de $10/4 = 2.5$ d'où $1 + (P6/R22) = 2.5$ ce qui implique que P6 doit être réglée à 1.5Kohms.

- Donner l'ordre de grandeur de l'isolation galvanique ainsi réalisée ?

La documentation constructeur du circuit AD202 donne +/- 1000v pour l'isolation.

- Justifier l'utilisation de l'amplificateur OP20 pour la fonction FS231?

Les alimentations internes de +/- 7.5volts ne peuvent fournir qu'un courant maximum de 400uA. L'amplificateur OP20G ne consomme qu'un courant de 85uA, ce qui justifie son utilisation.

A2.2 Montrer que la structure matérialisant la fonction FS234 permet de détecter l'amplitude du signal li . Vous justifierez votre réponse à l'aide de calculs. (on négligera la tension de conduction de la diode D2)

Le condensateur C17 se charge rapidement à travers la diode D6. Dès que le signal li redescend, la diode se bloque et le condensateur C17 se décharge à travers la résistance R23 avec une constante de temps égale à $R23 \times C17 = 220k \times 1\mu F = 220ms$. On peut estimer le temps de décharge à 20ms, et la décharge elle-même comme linéaire. La variation de la tension aux bornes du condensateur C17 est donnée par la relation suivante :

$\Delta V1 \# (V1 \times 20\text{ms}) / (R23 \times C17) = V1/11$, ce qui représente une faible variation.

A2.3 Justifier le choix des composants réalisant la structure de la fonction FS235.

Le comparateur LM311 étant à collecteur ouvert peut être alimenté jusqu'à 40v par rapport à la masse.

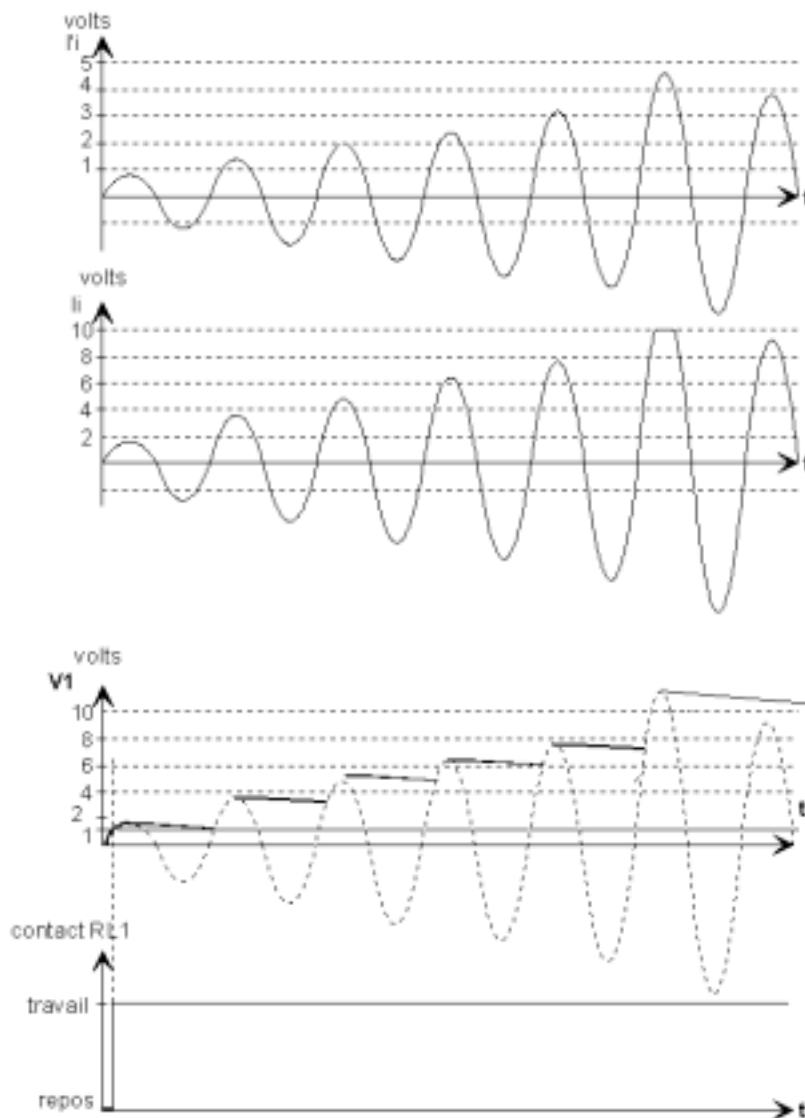
RL1 est un relais de 12v, la diode DZ7 de 3.6v compense le surplus d'alimentation (+15v) et la diode de roue libre D5 protège la sortie du comparateur.

A2.4 Le potentiel du curseur de l'élément résistif ajustable P5 est fixé à 2 volts
Le seuil de basculement du comparateur est de 1V puisque les résistances R26 et R27 sont de même valeur.

Tant que l'amplitude du signal I1 ne dépasse pas 1V, le contact du relais reste dans sa position de repos.

L'électrode descend rapidement, puis plus lentement dès que le comparateur bascule car le relais étant excité, le contact passe en position travail.

Les diodes DZ8 et DZ9 limitent l'amplitude du signal I1 à ± 10 v.



A2.5 Pour la chaîne de mesure complète, deux éléments de réglage interviennent :

- P5 de la carte interface qui permet de fournir une tension repérée I_1' variant entre I_{11} et $I_{11}/3$.

- P6 de la carte IGE I1 qui permet d'obtenir I1 variant entre I1' (suiveur) et 11.I1' (FS231 avec gain de 0 dB).

Le capteur fournit une tension I11 de 1,2 V efficace.

On a donc : $(I_{11}/3) \cdot 1,414 < I_1 < 11 \cdot I_{11} \cdot 1,414$

AN : $1,25 \text{ V} < I_1 < 18,7 \text{ V}$

On pourra bien obtenir une tension d'amplitude 10V comme l'indique le dossier de présentation.

A3 : détection de l'information de fin de fusion (moussage)

A3.1 Le condensateur C6 constitue avec R15 et P9, un filtre actif passe haut dont la fréquence de coupure doit être inférieure à 50 Hz pour laisser passer les informations utiles.

La fréquence de coupure est de $f = 1/2\pi R_{15}C_6 = 15,38 \text{ Hz}$

Aux fréquences de travail (pas d'atténuation due au filtre), on :

$\frac{U_2}{U_{R1}} = \left(\frac{R_{65}}{R_{18}} \right) \left(\frac{P_9}{R_{15}} \right)$ avec $U_{R1} = 10\text{V}$ d'amplitude et $U_2 = 0,8\text{V}$ efficace

ce qui donne :

$$P_9 = \frac{R_{18} \cdot R_{15} \cdot U_2}{R_{65} \cdot U_{R1}}$$

AN : $P_9 = 2,48\text{k}$ on choisira $4,7\text{k}$

A3.2.1 La fonction réalisé est une intégration.

$$\text{A3.2.2 On a : } A_A = \frac{-K_1/K_2}{1 + \frac{j}{K_2} \left(\tau\omega - \frac{\alpha A}{\tau\omega} \right)}$$

A3.2.3 On a : $C_1 = -K_1/K_2$

$$\text{A3.2.4 On a : } A_A = \frac{K_1/K_2}{\sqrt{1 + \frac{j}{K_2^2} \left(\tau\omega - \frac{\alpha A}{\tau\omega} \right)^2}}$$

A_A est maximale quand : $\tau\omega - \frac{\alpha A}{\tau\omega} = 0$ ce qui donne : $\omega_{0A} = \frac{\sqrt{\alpha A}}{\tau}$

A3.2.5 On a, dans ce cas : $A_{0A} = -K_1/K_2$

A3.2.6 Module et argument :

$$\omega \rightarrow 0 \quad A_A \rightarrow \frac{K_1}{j \frac{\alpha A}{\tau\omega}} \quad \text{ce qui donne : } A_A \rightarrow 0 \text{ et } \text{Arg } A_A \rightarrow \frac{-\pi}{2}$$

$$\omega \rightarrow \infty \quad A_A \rightarrow \frac{-K1}{j\tau\omega} \quad \text{ce qui donne : } A_A \rightarrow 0 \text{ et } \text{Arg } A_A \rightarrow \frac{+\pi}{2}$$

C'est un filtre passe-bande.

A3.2.7 On a :

$$\tau = \frac{50}{2\pi f_H} \text{ et } f_{0A} = \frac{\sqrt{\alpha A}}{2\pi\tau} \text{ ce qui donne : } f_{0A} = \frac{\sqrt{\alpha A}}{50} \cdot f_H$$

A3.2.8 On a :

$f_H = 2500\text{Hz}$ (on divise 4 MHz par 16 puis par 10 puis encore par 10)

Le filtre travaille en mode 1b.

On : $\alpha_A = R_{49} / R_{49} + R_{46} = 0,9$ et $K1=K2=R_{48}/R_{50}=1/33=0,03$

A3.2.9 On a pour le gain une valeur -1 et pour la fréquence $f_{0A} = \frac{\sqrt{0,9}}{50} \cdot 2500 = 47\text{Hz}$ ce qui correspond bien au souhait d'isoler le fondamental du courant (qui est à 50 Hz).

En fait pour améliorer la sélectivité le premier filtre est centré sur 47 Hz, le second sur 50 Hz et le troisième sur 52,5 Hz.

A3.2.10 Utilisation du filtre passe-bande

En sortie du filtre seul le fondamental a une valeur significative.

En absence de moussage, on relève 800 mV à 50 Hz

Pendant le moussage, on relève 750 mV à 50 Hz

A3.3 Valeur efficace 1

Le circuit AD536 produit une tension continue image de la tension efficace appliquée à son entrée, tension amplifiée par Z5A de 1.

Pour la tension de sortie, on a :

En absence de moussage, $V_{Z1} = 800\text{ mV}$.

Pendant le moussage, $V_{Z2} = 750\text{ mV}$.

Le condensateur C5 limite l'erreur de sortie (ondulation résiduelle) à 10%. Il intervient également sur le temps de réponse.

A3.4 Utilisation du filtre passe-haut

En absence de moussage, on relève :

F(Hz)	500	550	600	700	750	850	950
mV	200	100	50	100	50	100	50

Pendant le moussage, on peut considérer que tous les harmoniques sont supprimés.

A3.5 Valeur efficace 2

On rappelle que si $u = U_{M1} \sin(\omega_1 t + \phi_1) + U_{M2} \sin(\omega_2 t + \phi_2) + \dots$, sa valeur

efficace est $U = \sqrt{\frac{1}{2} U_{M1}^2 + \frac{1}{2} U_{M2}^2 + \dots}$

$$V_X = 4.V_G$$

Pendant la phase de moussage $V_X = V_{X2} = 0$

En absence de moussage : $V_X = V_{X1} = 4\sqrt{0,0775} = 1,11V$

Nature de V_X : tension continue image de V_{eff}

A3.6.1

Le circuit permet de générer une tension continue V_S donnée par la relation suivante :

$$V_S = K \frac{V_Z}{V_X}$$

On a : $K = 1$

A3.6.2

$V_X = 4.V_G$ $V_X = K.V_Z/V_S$ à la saturation on a : $V_X = K.V_Z/15$

Si $V_Z = 0,75 V$, on a : $V_X = 50.10^{-3} V$

Soit $V_{GM} = 12,5.10^{-3} V$

A3.6.3

$V_X = 4.V_G$ $V_X = K.V_Z/V_S$

En absence de moussage V_S est égale à 0,72V alors que $V_Z = 0,8V$.

$V_X = K.V_Z/V_S = 1,11 V$

Soit $V_G = 0,28 V$

A3.7.1

Absence de moussage : $V_{Z1} = 0,8V$ $V_{X1} = 1,1V$

Moussage : $V_{Z2} = 0,75V$ $V_{X2} = 0 V$

V_{Z1} et V_{Z2} sont du même ordre de grandeur mais $V_{X2} \ll V_{X1}$

$K.V_{Z1}/V_{X1} = 0,73V = V_S$

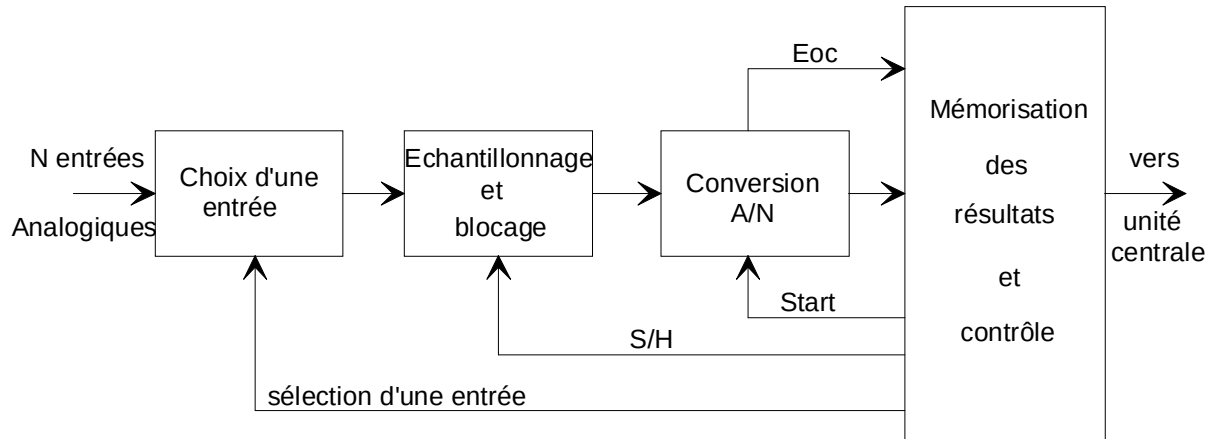
$V_{X2} = 0$ provoque la saturation ($V_S = 15 V$) et permet la détection de la phase de moussage.

A3.7.2 : Le filtre passe haut doit éliminer les harmoniques présents lors de la phase de moussage.

A3.7.3 : Si la valeur de i change sans que sa forme change V_z/V_x ne change pas et V_s ne change pas.

A4 : Acquisition des informations I_i , U_i et HT.

A4.1 Généralement, une chaîne d'acquisition de données peut être représentée par le schéma fonctionnel ci-dessous :



Identifier sur le schéma structurel de la carte IMAGE les structures associées aux différentes fonctions et préciser leur rôle.

Le choix des entrées se fait par l'intermédiaire d'un multiplexeur analogique.

La conversion A/N est liée à l'utilisation d'un convertisseur Analogique - Numérique.

La mémorisation des résultats et contrôle est réalisée par des mémoires tampon ou des circuits périphériques programmables.

Sur le schéma structurel, ces fonctions sont respectivement remplies par:

- les interrupteurs analogiques Z32 et Z33, et la mémoire tampon Z22
- le signal START est fourni par le mémoire tampon Z22
- les convertisseurs A/N Z10 et Z11
- les mémoires tampons de sortie des convertisseurs Z14, Z15 Z19, Z20

Nous constatons qu'il n'y a pas d'échantillonneur - bloqueur.

Explicitez les séquences du fonctionnement de la chaîne d'acquisition pour $N=4$.

L'unité centrale:

- sélectionne une entrée
- l'échantillonne par le signal S/H
- lance la conversion par le signal START
- lit le signal Eoc, qui lorsqu'il est actif, indique la fin de la conversion
- lit l'information numérique issue de la conversion et traite celle-ci.

Le cycle précédent se répète identiquement pour les 3 autres entrées, et ainsi de suite.

A4.2 Le but de cette étude est de définir les paramètres de fonctionnement des convertisseurs.

En analysant le schéma structurel de la fonction FS24 et la documentation constructeur associée, en sachant que les tensions d'entrée de la carte IMAGE sont réglées à une amplitude 10V (50Hz) et que la fréquence de conversion est fixée par le signal V INT (carte image 2/4)

Indiquer et valider les caractéristiques essentielles des deux convertisseurs ?

- Le convertisseur est monté en bipolaire ce qui est correct car le signal d'entrée est alternatif.
- Les signaux d'entrée évoluent dans la plage (+/- 10v) et on utilise l'entrée 20V.
- Le quantum est égal à $q = 20/4096 = 4.88\text{mV}$
- Vu le câblage de l'horloge et la valeur des résistances R3 et R4 (825ohms), le temps de conversion est de $3\mu\text{s}$.
- La fréquence de conversion est fixée à : $f = 3,2768 \cdot 10^6 / 2^9 = 6400 \text{ Hz}$ soit une période de $156 \mu\text{s}$ ce qui est parfaitement compatible avec le temps de conversion. On obtient bien 128 échantillons par période à 50 Hz.

A4.3 Le but de cette étude consiste à évaluer l'ordre de grandeur des erreurs de conversion dues, d'une part à la sélection, d'autre part à l'échantillonnage des informations d'entrée li et Ui .

En tenant compte des différents éléments résistifs de la chaîne d'acquisition de données, et pour une température ambiante de 25°C ,

calculer les tensions d'entrée des convertisseurs dans le plus mauvais des cas, sachant que l'amplitude des signaux li et Ui (considérés comme continus) est de 10Volts

La résistance r_{dson} d'un DG271 est de 50 ohms maximum

Le convertisseur reçoit le signal sur son entrée 20v qui possède une résistance de 10 kohms

La tension V_{in} d'entrée du convertisseur est donc égale à

$$V_{\text{in}} = 10 \times 10000 / (10050) = 9.950\text{v}$$

Quelle erreur commet-on dans ce cas?

L'erreur est de 50mV, soit 0.5%

La tension d'entrée de chaque convertisseur est définie par : $V_{\text{in}} = 10 \cdot \sin(\omega \cdot t)$.

Calculer la variation maximale de cette tension pendant une durée égale à celle de conversion des convertisseurs ?

$$dV_{\text{in}}/dt = 10 \cdot \omega \cdot \cos(\omega \cdot t)$$

$$dV_{\text{in}}/dt \text{ max} = 10 \cdot 314 = 3140 \text{ V/s}$$

$$dV_{\text{in}} = 3140 \cdot 3 \cdot 10^{-6} = 9.42\text{mV}$$

Qu'en déduisez-vous?

On commet une erreur d'échantillonnage environ deux fois supérieure au quantum (4.88mV)

A4.4 On ne tient compte que des erreurs relevées à la question A4.3

Comparer leur somme au quantum du convertisseur

La somme des erreurs est égale à : $50 + 9.42 = 59.42\text{mV}$

Le quantum étant de 4.88mV, l'erreur globale est $59.42/4.88 \approx 12$ fois plus grande, ce qui limite la précision des résultats de conversion.

Définir le nombre de bits significatifs des mots binaires présents à la sortie des convertisseurs à la fin de chaque conversion.

L'erreur de 59.42mV se traduit par un nombre de bits non significatifs du résultat de conversion. Le nombre 12 étant compris entre 8 et 16, c'est à dire 2^3 et 2^4 , le résultat de la conversion n'est donc significatif que sur les 8 bits de poids forts puisque les 4 bits de poids faibles ne sont pas significatifs.

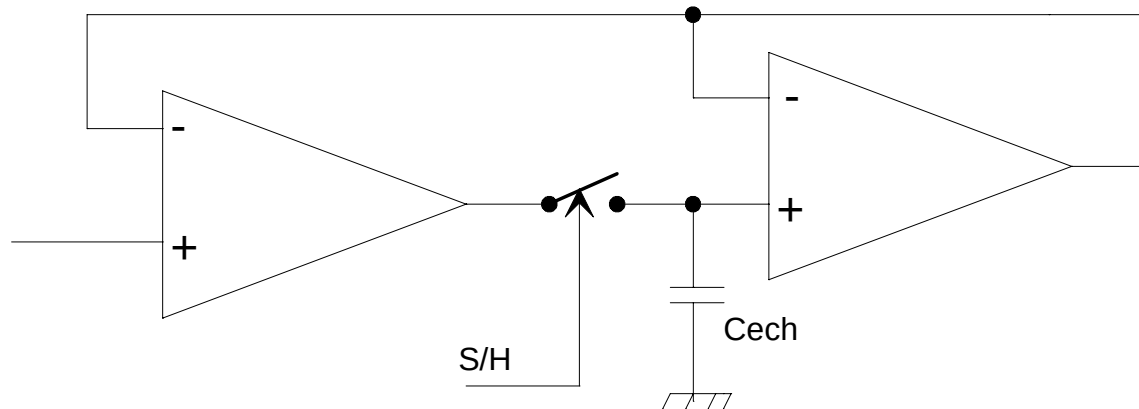
Qu'en déduisez-vous?

Dans ces conditions, un convertisseur de 8 bits aurait pu être utilisé.

A4.5 On se propose d'améliorer la précision des résultats issus des conversions en rajoutant deux échantillonneurs bloqueurs dans la chaîne d'acquisition.

On demande de :

Donner un schéma structurel simplifié d'un échantillonneur bloqueur ayant des caractéristiques optimales (bande passante, impédance d'entrée élevée), et caractériser les différents éléments.



Les amplificateurs doivent avoir une large bande passante, et des courants de polarisation d'entrée très faibles

L'interrupteur analogique doit être rapide et présenter une résistance R_{on} faible ainsi qu'un courant de fuites faible.

La capacité doit être de très bonne qualité (faible courant de fuite)

Expliquer les deux spécifications relatives aux échantillonneurs-bloqueurs:

1. *temps d'acquisition pour une précision donnée*

c'est le temps mis par l'échantillonneur pour charger la capacité avec la précision spécifiée. Il est lié à la bande passante de l'échantillonneur

2. *vitesse de décroissance*

Elle représente la vitesse de décharge de la capacité dans le temps. Elle est fonction du courant de fuite de l'interrupteur analogique et de celui de la capacité, de l'intensité du courant d'entrée de l'amplificateur qui est connecté à la capacité

Où doit-on placer les échantillonneurs sur le schéma structurel de la carte IMAGE?

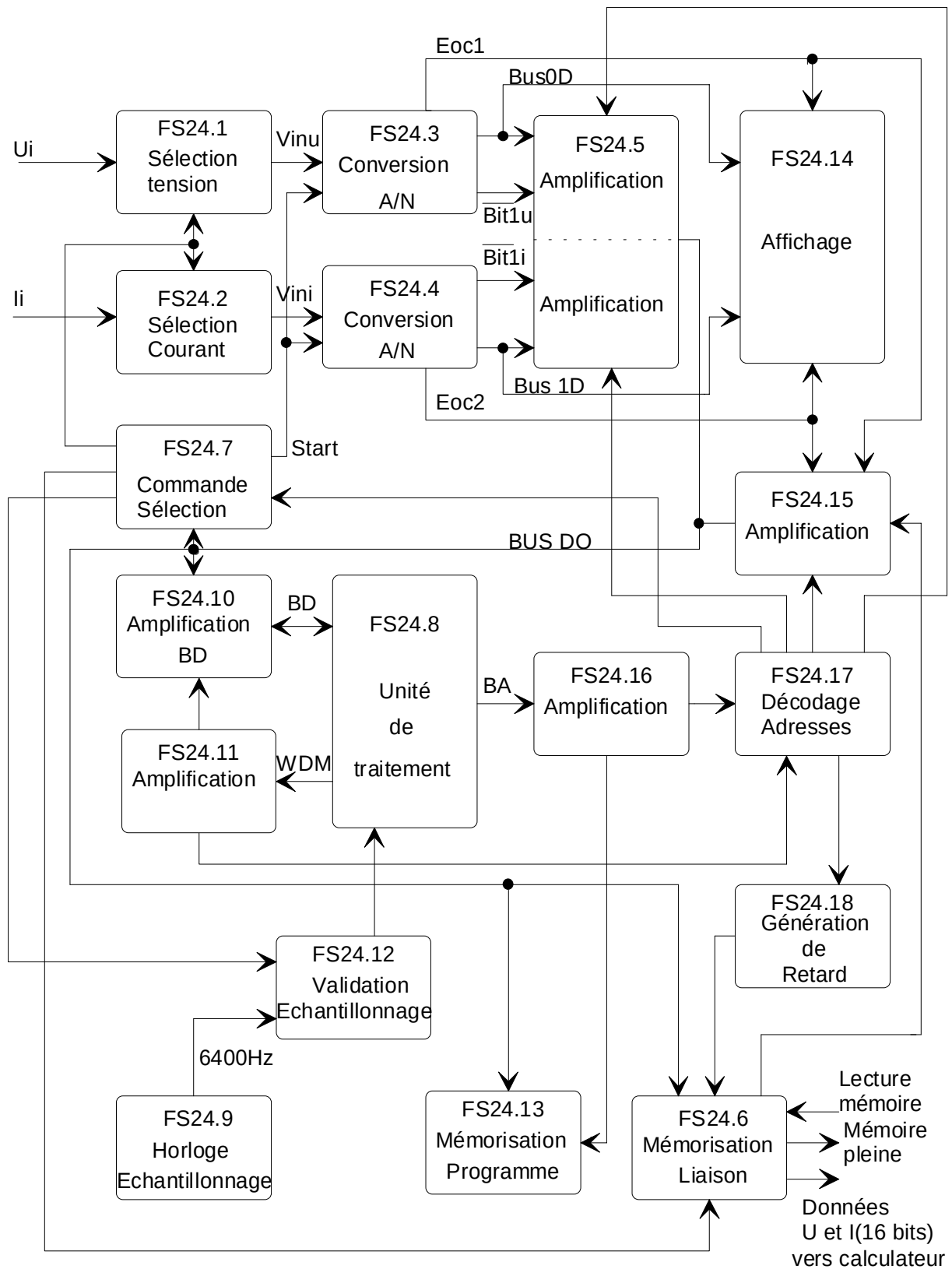
Entre les fonctions Z32 et Z10, Z33 et Z11.

Quelle est leur influence sur la précision des conversions?

Du fait de leur grande impédance d'entrée, l'erreur due à R_{on} des interrupteurs est annulée. La tension échantillonnée est constante pendant la durée de la conversion, ce qui élimine l'erreur d'échantillonnage.

Partie B : Traitement et transmission des informations.

B1.1 On demande d'établir un schéma fonctionnel de degré 2 de la carte image.



Les signaux U_i et I_i de chaque phase sont échantillonnés et traités simultanément par deux convertisseurs (fonctions FS24.1, FS24.2 pour l'échantillonnage et FS24.3, FS24.4 pour la conversion). La fonction FS24.7 mémorise les ordres d'échantillonnage ordonnés par la fonction FS24.8 (unité de traitement).

Le nombre d'échantillons est de 128 sur une période secteur (20ms pour $F = 50$ Hertz).

La fréquence d'échantillonnage de 6400 Hertz fournie par la fonction FS24.9 (horloge d'échantillonnage), impose la cadence des ordres d'échantillonnage.

Les données numériques fournies par les convertisseurs sont d'une part affichées par la fonction AFFICHAGE, et ensuite traitées par l'unité de traitement (fonction FS24.8). Cette dernière, une fois les 128 échantillons traités, calcule leur valeur efficace au carré et les mémorise dans la fonction FS24.6 (MEMOIRE FIFO). Dès que celle-ci reçoit une information numérique, elle en informe le calculateur par la ligne MEMOIRE PLEINE. Le calculateur par l'intermédiaire de la ligne LECTURE MEMOIRE vient lire le contenu de la mémoire.

La fonction AFFICHAGE permet de vérifier le bon fonctionnement de la carte.

Les signaux WDM issus de la fonction FS248 constituent trois lignes de contrôle :

- WE barre pour valider l'écriture des données dans les circuits périphériques
- DEN barre pour valider les données
- MEN barre pour valider les mémoires (en particulier la mémoire programme)

B1.2 On demande d'établir, si la tension d'entrée du convertisseur est supposée continue :

a) On a sur les bus 1D ou 0D :

$V_{in} = +10V$ correspond à 1111 1111 1111 bit1 barre=0

$V_{in} = -10V$ correspond à 0000 0000 0001 bit1 barre =1

b) On a sur les bus DD les deux mots binaires suivant :

$V_{in} = +10V$ correspond à 0000 1111 1111 1111

$V_{in} = -10V$ correspond à 1111 0000 0000 0001

Le code complément à 2 pour $V_{in} = -10V$ est :

0000 1111 1111 1110 +1 = 0000 1111 1111 1111

En testant le bit de poids fort du mot de 16 bits du bus de données, on calcule le code complément à 2 sur l'alternance négative du signal d'entrée en vue de lui donner une valeur absolue. L'opération ainsi réalisée est équivalente à un redressement double alternance.

B1.3 Le signal d'entrée V_{in} est considéré comme sinusoïdal. Lorsque les 128 échantillons ont été mémorisés dans une table T1, puis traités (complément à 2 pour l'alternance négative de V_{in}), on leur retranche le mot hexadécimal 800, et on les place dans une table T2.

Que représente alors le mot binaire le plus grand ainsi obtenu?

L'amplitude du signal

Si l'on commande un convertisseur N/A avec les données de la table T2,

Quelle forme de signal va-t-on obtenir à sa sortie?

Un signal redressé en double alternance

On rappelle que la valeur efficace d'un signal est donnée par la relation suivante :

$$V_{\text{eff}}^2 = \frac{1}{T} \int_0^T V_e^2 \cdot dt$$

En sachant que dans la table T2, on dispose de 128 échantillons du signal d'entrée U_i ou U_i ,

Comment calculer leur valeur efficace au carré, sachant que cette dernière doit être envoyée au calculateur?

En échantillonné, la relation devient $V_{\text{eff}}^2 = 1/T \cdot \sum_{n=1}^{n=128} V_n^2 \cdot \Delta t$ avec Δt = période d'échantillonnage

or $T = n \cdot \Delta t$ d'où $V_{\text{eff}}^2 = \left(\sum_{n=1}^{n=128} V_n^2 \right) \cdot 1/n$.

Le résultat final est obtenu en décalant l'information binaire résultante de 7 bits vers la droite (division par 128)

Quel est le nombre de bits significatifs constituant cette information, sachant que l'amplitude maximale du signal que l'on peut obtenir est représentée par le nombre hexadécimal 800 ?

800 base 16 = 2048 base 10 ce qui fait que $2048 \cdot 2048 = 4194304$ soit une information numérique définie sur 22 bits.

Comment calculer à partir du résultat précédent ,la valeur efficace du signal d'entrée?

En utilisant le facteur de forme $F = \text{valeur efficace} / \text{valeur moyenne} = 1.1$

B1.4 La mémoire de liaison est constituée de quatre mémoires FIFO mémorisant chacune 4 bits. Compte tenu des informations analogiques U_i (U_1 à U_3 , UHT) et I_i (I_1 à I_3), présentes en entrée de la carte IMAGE :

Proposer un processus qui permet au calculateur d'acquérir leurs images numériques en les différenciant sachant que les informations sont codées sur 22 bits. La carte IMAGE échantillonne simultanément U_i et I_i relatives à une phase, et cela pour chacune des phases.

Il apparaît donc indispensable de les différencier afin que le calculateur puisse traiter correctement les données qu'il reçoit. Les mots envoyés au calculateur sont sur 16 bits. Compte tenu des 22 bits constituant une information de valeur efficace au carré, il est nécessaire de faire deux écritures successives dans les mémoires FIFO.

Les huit bits de poids forts du premier mot envoyé pour chacune des informations, seront utilisés pour affecter un numéro relatif à chacune des trois phases ainsi qu'un bit différenciant les informations tension/courant.

B2 : La liaison par boucle de courant

B2.1 On se propose de justifier la structure permettant d'assurer la conversion tension > courant

Identifier les composants assurant cette conversion et indiquer, pour chacun d'eux, son rôle.

Z3: MC1488 opérateur broches 11, 12 et 13.

Le circuit réalise l'inversion logique nécessaire car une tension d'entrée de -12 V doit permettre le passage d'un courant de ligne. Il permet également de fournir le courant nécessaire à la DEL LD1.

Z1: HCPL4100

Le circuit réalise une conversion tension/courant tout en fournissant une isolation galvanique. Le signal d'entrée de 10,4 V est, comme le montre la documentation technique, suffisant pour permettre le passage d'un courant de ligne. Le courant de ligne est fixé par le récepteur.

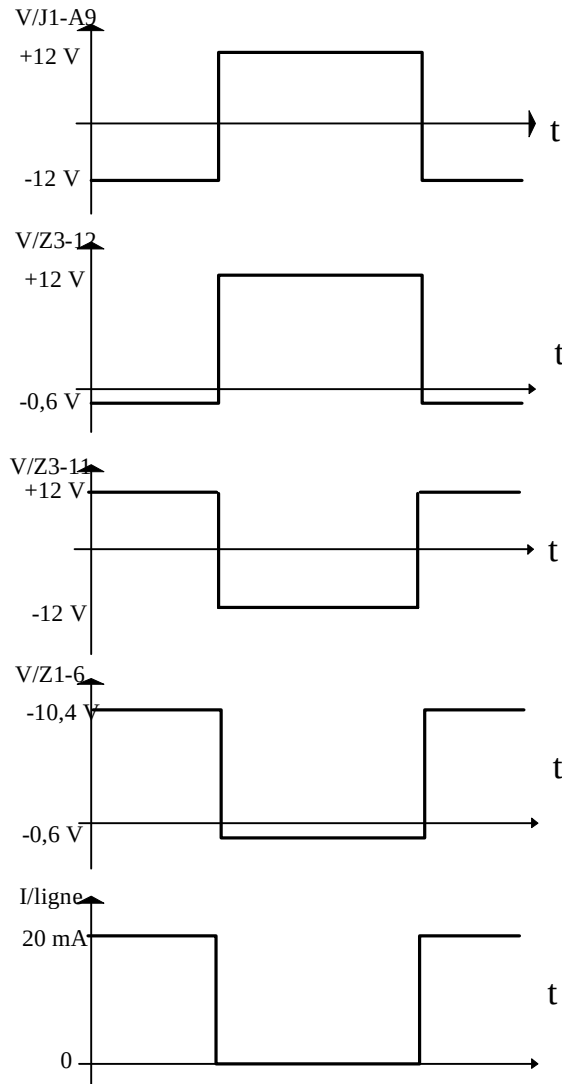
D1 et R6: D1 limite la tension d'entrée de MC1488 à -0,6 V quand le signal E d'entrée (V/J1-A9) est à -12 V. R6 limite le courant de D1 à $I=(E-V_d)/R_6$

soit $I=(12-0,6)/1500=7,6 \text{ mA}$

LD1 permet de visualiser quand un '1' logique est transmis. R5 fixe dans ce cas le courant dans LD1 à une valeur $I=(V_{11}-V_d)/R_5$

soit $I=(15-1,6)/2200=6,5 \text{ mA}$

Compléter les chronogrammes du document réponse A1 en supposant que le courant de ligne est limité à 20 mA.



B2.2 On se propose de justifier la structure permettant d'assurer la conversion : **courant > tension**

La structure étudiée doit permettre de fournir sur la borne VJ1/A10 des signaux compatible RS232. Le cavalier CV3 (1-2) est en place.

On dispose d'un courant de 20 mA pour signaler un état logique haut et d'un courant nul pour signaler la transmission d'un '0' logique.

Identifier les composants assurant cette conversion et indiquer, pour chacun d'eux, son rôle.

Z2: HCPL4200

Le circuit réalise une conversion courant/tension tout en fournissant une isolation galvanique. Le courant de 20 mA, comme le montre la documentation technique, produit une tension de sortie de 12 V.

Z3: MC1488 opérateur broches 2 et 3.

Le circuit réalise l'inversion logique nécessaire car une tension d'entrée de 12V doit produire une tension négative soit -12V pour la liaison série.

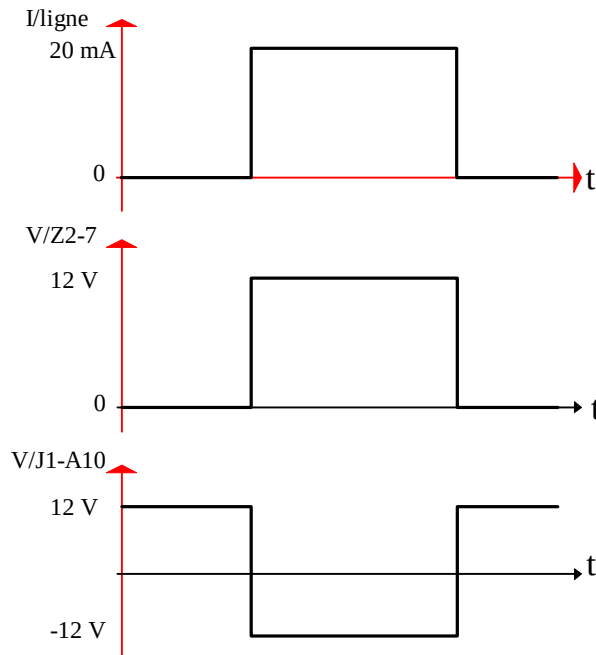
Z3: MC1488 opérateur broches 10, 9 et 8.

Le circuit permet également de fournir le courant nécessaire à la DEL LD2.

LD2 permet de visualiser quand un '1' logique est transmis. R1 fixe dans ce cas le courant dans LD2 à une valeur $I = (V_8 - V_0) / R_1$

soit $I = (12 - 1,6) / 2200 = 4,7 \text{ mA}$

Compléter les chronogrammes du document réponse n°3 en supposant que le courant de ligne est de 20 mA. On se placera dans le cas d'un récepteur passif.



B2.3 On se propose de valider le fonctionnement global des structures étudiées en B2.1 et B2.2. Pour cela, nous allons analyser l'ensemble complet d'une voie de transmission en supposant que l'on utilise de part et d'autre de la ligne de transmission les structures étudiées précédemment.

Préciser le rôle de la structure construite autour de RG2 et R3 en calculant la valeur de la grandeur de sortie.

La structure construite autour de RG2 et R3 réalise un générateur de courant $I = V_{ref} / R_3$ où V_{ref} désigne la tension du régulateur (5 V). On obtient $I = 5 / 250 = 20 \text{ mA}$.

Proposer un schéma simplifié montrant la position des cavalier CV1, CV2 et CV3 pour le module émission et le module réception.

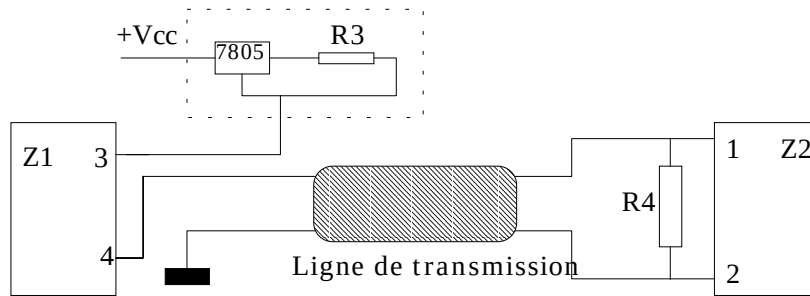
CV3 permet de croiser les fils RX et TX pour la liaison série (si besoin était).

Pour CV2 et CV1, il faut en fait choisir si la source de courant est placée sur l'émetteur ou le récepteur mais il n'en faut qu'une !

Ci-dessous : Source sur Z1 connectée mais source déconnectée sur Z2.

CV1 sur Z1 > liaison 2-4, 3-5 et 6-8

CV2 sur Z2 > liaison 1-2, 3-4 et 5-6



B2.4 Quelles sont les solutions envisageables pour la gestion de flux lors d'une transmission ?

Dans le cas de la liaison série par boucle de courant, on pourra utiliser un contrôle logiciel du type XON/XOFF.

B3 : La liaison du ordinateur FS25 avec le réseau Ethernet de l'entreprise.

B3.1 Aspect matériel de la liaison.

Solution 1 :

- On rajoute une carte Ethernet PCI (10BT, 100BT ou 10/100BT) dans le ordinateur.
- On connecte le ordinateur à la baie de brassage par un câble RJ45.
- On place dans le switch un module (si nécessaire) (10BT, 100BT ou 10/100BT). Un cordon de brassage fera la liaison.
- Il faudra prendre soin d'utiliser du câble blindé catégorie 5 spécifié FTP, STP ou SFTP à cause du milieu particulièrement parasité (courant de 50000A).

Solution 2 :

- On rajoute une carte Ethernet PCI fibre optique (10BF ou 100BF) dans le ordinateur.
- On connecte le ordinateur à la baie de brassage par un câble optique en respectant le type de connecteur (ST ou SC).
- On place dans le switch un module optique (si nécessaire) (10BF ou 100BF). Un cordon de brassage optique fera la liaison entre le tiroir optique qui reçoit la fibre et le switch.
- Cette dernière solution est préférable à cause du milieu particulièrement parasité (courant de 50000A).

B3.2 Rappel des notions de base.

Le modèle OSI (Open System Interconnexion) se charge de normaliser les accès aux différents réseaux informatiques ainsi que du découpage des opérations en couches séparées. Ce découpage des tâches est réalisé en sept couches.

Couche 7	Couche application
Couche 6	Couche présentation
Couche 5	Couche session
Couche 4	Couche transport
Couche 3	Couche réseau
Couche 2	Couche liaison
Couche 1	Couche physique

- La couche 1 et une partie de la couche 2 (sous couche mac : Medium Access Control) correspondent à la carte réseau.
- Le reste de la couche 2 (sous couche llc : Logical Link Control), les couches 3 et 4 correspondent aux protocoles de communication.
- Les couches 5, 6 et 7 correspondent au système d'exploitation et aux applications.

B3.3 Choix du protocole de communication.

La norme Ethernet ne couvre que les couches basses du modèle OSI. Les couches hautes sont matérialisées par des sous-ensembles logiciels appelés protocoles.

Entre les couches basses normalisées (en général matériel et logiciel intégrés dans la carte réseau par exemple) et les couches de niveau 7, 6 et 5, on trouve les protocoles.

Les protocoles suivant sont utilisés avec ethernet.

- Netbeui/netbios
- IPX/SPX
- TCP/IP

Netbeui/netbios : Créé par Microsoft, c'est un protocole de bas niveau de performances, il permet un bon fonctionnement au niveau des réseaux locaux. Il ne permet pas le routage et ne sait gérer que le nom des ordinateurs ainsi que les ressources partagés.

IPX/SPX : Créé par Netware pour les réseaux Novell, il représente un protocole très intéressant puisque qu'il permet l'interconnexion d'un réseau mondial sous la forme d'une base de donnée unique appelée NDS, mais il ne garantie pas l'hétérogénéité qu'offre TCP/IP. On peut créer des sous-reseaux de numéro différent.

TCP/IP : Née en 1980 et crée par la défense Américaine, TCP/IP présente la particularité d'avoir une architecture en 3 couches : Transport, Routage, liaison. Son protocole n'est pas conforme au normes recommandé par l'OSI mais les fonctionnalités sont proches. En fait il se substitue au modèle OSI en proposant des fonctionnalités similaires :

- mise en forme, transport et routage des paquets de données
- fonction accessible à l'utilisateur (émulation, transfert de fichiers ...)

- De plus TCP/IP s'emploie pour accéder à Internet.

Le choix du protocole doit inclure TCP/IP car c'est le protocole intégré à Unix. Ce protocole sera suffisant car la majorité des sites sont aujourd'hui en adresse IP.

Pour les organisations normalement importantes on utilise des adresses de **classe B**, elles utilisent les deux premiers octets pour le numéro de réseau, de 128.1 à 191.254 (on n'utilise pas les numéros 0 et 255 pour des raisons que nous verrons plus tard, ni les adresses commençant par 127 car elles ont été utilisées par certains systèmes pour des besoins spéciaux). Les deux derniers octets sont disponibles pour le numéro de nœud et permettent d'adresser 64516 ordinateurs ce qui est suffisant pour la plupart des organismes.

Erreur! Argument de commutateur inconnu.

On a, d'après l'énoncé une adresse réseau privée : 172.29.x.x

Citer les éléments logiciels intervenant dans cette stratégie en précisant pour chacun son rôle et les paramètres qu'il convient de préciser pour le qualifier.

Pour paramétrer les stations IP automatiquement, on utilise :

Un serveur DHCP qui distribue les adresses IP d'après une plage que l'on paramètre comme par exemple : de 172.29.1.0 à 172.29.255.250 'avec un masque de 255.255.0.0 s'il n'y a pas de sous-réseau. Le serveur DHCP pourra également distribuer les adresses du serveur DNS et celle du routeur.

Un système de reconnaissance de nom construit avec :

- o Un fichier HOST (rudimentaire ; il contient une correspondance entre adresse IP et nom de machine).
- o Un serveur DNS qui pourra être interrogé pour avoir la correspondance nom machine/adresse IP
- o Et peut être un serveur WINS dans le monde Windows.

B3.4 Protocoles de niveau supérieur à 4.

Quelles sont les solutions d'échanges utilisées en mode natif pour chacun de ces systèmes sur un réseau ?

- o Unix utilise pour l'échange de fichier le système NFS constitué de volumes qu'il faut « monter ». Les ressources locales ou distantes sont traitées de cette façon.
- o Windows NT, quant à lui utilise le protocole SMB issu du monde « lan manager »

Proposer une ou plusieurs solutions permettant un échange entre ces deux environnements.

On peut rajouter aux postes Windows une couche logicielle NFS pour les rendre compatible avec Unix, mais on préfère utiliser une couche logicielle comme SAMBA que l'on rajoute aux postes sous Unix car ils sont souvent moins nombreux.

B3.5 Procédure de test.

Proposer une procédure de mesure en précisant où connecter l'analyseur et comment paramétrer les éléments nécessaires.

Pour tester une liaison, il suffit de lancer le logiciel « sniffer » et de mettre en place un filtrage sur les adresses IP que l'on désire suivre. Un filtrage sur les protocoles de haut niveau pourra suivre plus précisément l'activité réseau.

Attention, la baie de brassage comporte un switch, pour observer l'activité d'un port, contrairement au cas d'un hub qui répète sur tous ses ports, il faudra paramétrer le switch pour envoyer le trafic du port à surveiller vers un port où l'on connecte l'analyseur.

B3.6 Analyse d'une trame réseau

On se propose d'analyser quelques informations issues de l'analyseur, pour cela on demande de préciser :

Préciser la « mac-adresse » de la carte réseau du poste émetteur.

10005A2D7C48 : c'est l'adresse fixe de la carte réseau au niveau sous couche MAC.

Comment peut-on voir qu'il s'agit d'une trame de « broadcast » et à quoi sert ce type de trame.

En fait l'adresse de destination est FFFFFFFF : ce type de trame est envoyé par une carte réseau vers toutes les autres comme par exemple dans le cas où l'émetteur ne connaît pas l'adresse mac du destinataire. Après identification du destinataire, une table va se créer en mémoire pour accélérer les échanges ultérieurs.

Que signifie le terme UDP qui figure dans les informations ?

User Datagram Protocol : dans un réseau IP, on dispose pour la couche transport soit le protocole TCP qui est un protocole avec connexion ou le protocole UDP qui est sans connexion (moins fiable, il est plus rapide pour des fonctions simples comme le broadcast).

Quel est le composant du réseau que cette trame essaye de localiser ?

On remarque dans le détail de la trame IP que le poste local 172.29.26.1 essaie de localiser l'adresse IP 172.29.255.255 ce qui correspond en fait aussi à une demande de broadcast au niveau IP.

Quelles sont les informations qui permettent de valider que cette trame pourra être reçue sans erreur ?

On constate que l'on utilise un CRC au niveau mac de la carte réseau et un checksum au niveau IP.

Quelle indication permet de préciser que cette trame utilise un protocole du monde Microsoft Windows ?

On reconnaît le protocole de niveau haut SMB qui correspond au monde microsoft.

Partie C : Isolation galvanique de sortie U

C1 : Contraintes associées au déplacement des électrodes (partie hydraulique)

Afin d'avoir une estimation des contraintes liées au déplacement des électrodes et par conséquent à celle de la tension de commande, on demande :

De calculer la vitesse de déplacement du vérin dans le cas d'une montée rapide.

La relation liant le débit D , la section du vérin S , et la vitesse de déplacement du vérin V est donnée par : $D(\text{m}^3/\text{s}) = V(\text{m/s}) \cdot S(\text{m}^2)$

Par conséquent, la vitesse de déplacement du vérin dans le cas d'une montée rapide.

section du vérin = 12265 mm²

débit = 150 l/mn = 2,5 l/s = 2500000 mm³/s

vitesse = 2500000/12265 # 204 mm/s

C2 : Etude de la conversion numérique analogique

Après avoir établi la relation $VA = f(N)$, on demande d'indiquer l'évolution de la tension VA quand les informations appliquées sur le bus ($D0, \dots, D9$) varient entre 00 0000 0000 et 11 1111 1111.

- Relation liant les informations binaires du bus ($D0, \dots, D9$) à celle du bus ($A0, \dots, A9$)

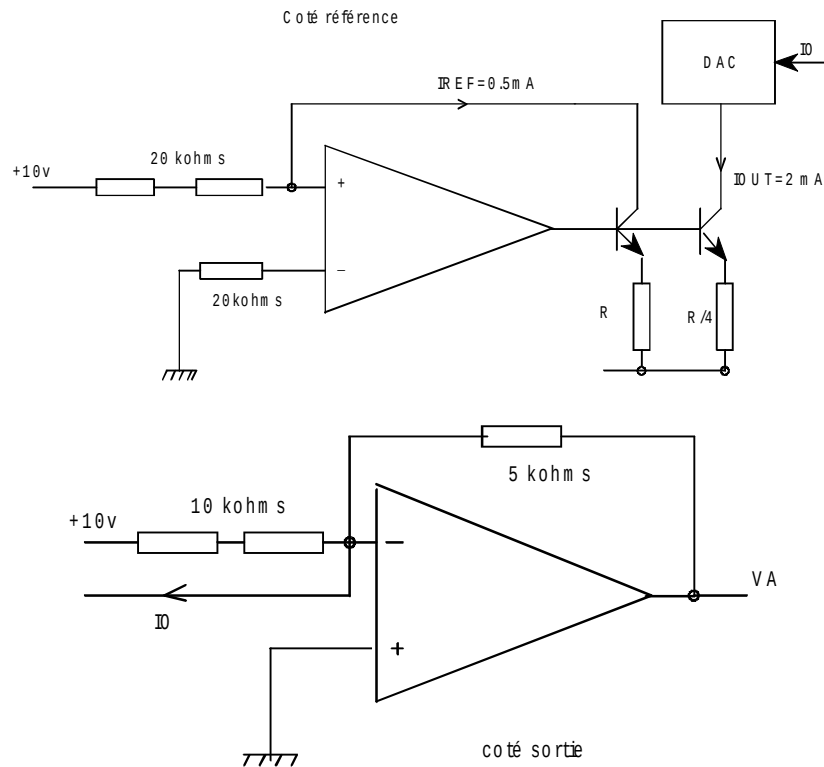
Les opto-coupleurs sont commandés par les cathodes des DEL. Un niveau Zéro en entrée fait conduire la DEL, ce qui entraîne la conduction du transistor associé. Le niveau obtenu sur le collecteur du transistor est un niveau logique Zéro. De même, un niveau logique 1 en entrée fait correspondre un niveau logique 1 en sortie. Donc A_i est identique à D_i .

- Mode de connexion du convertisseur, rôle et valeur des éléments résistifs ajustables P5 et P6.

L'écriture se faisant directement sur 12 bits, on valide simultanément tous les registres buffers. L'élément ajustable P5 permet le réglage de l'intensité de référence IREF à 0.5mA.

Le convertisseur est défini dans une configuration bipolaire. La tension de sortie VA peut évoluer entre -5V et environ +5V (les pattes 1 et 2 étant reliées entre elles). L'élément ajustable P6 permet de régler le décalage de $V1$ à -5V lorsque l'information numérique $N = 000$

- La documentation constructeur du convertisseur, donner l'expression de la tension de sortie VA en fonction de IREF.



$VA = -10/2 + 5 \cdot IO = -5 + 5 \cdot IO$ les résistances sont exprimées en Kohms et les intensités en mA

$IO = (4 \cdot IREF \cdot N) / 2^n$ avec N nombre binaire présent en entrée et n résolution du convertisseur

$$VA = -5 + (5 \cdot N) / 2048$$

En fait cela correspond pour le convertisseur à avoir : $0000\ 0000\ 0000 < N < 1111\ 1111\ 1100$ soit encore $0 < N < 4092$ ce qui donne :

$$-5 \text{ V} < VA < 4,99 \text{ V}$$

Le convertisseur fournit une tension $VA = 0$ pour une valeur du mot binaire appliqué à ses entrées $N = 2048$ base 10 ou 800 en base 16

Dans le cas de la solution retenue par le concepteur, quelle est la plus petite variation de VA différente de ZERO que peut fournir le convertisseur ?

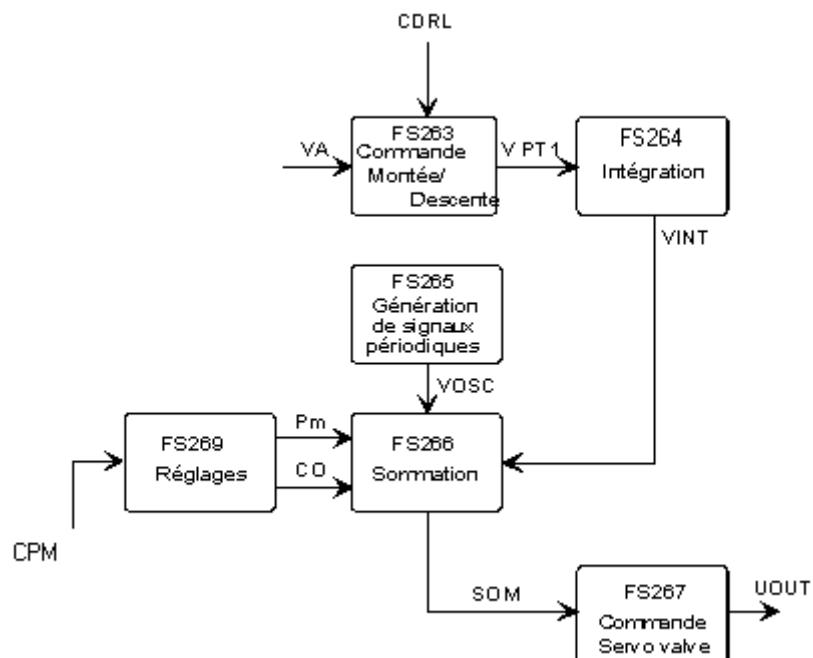
Les entrées DB0 et DB1 sont reliées à la masse. La plus petite variation de VA que peut fournir le convertisseur est donc liée à l'entrée DB2. N a alors pour valeur hexadécimale 004 (4 en décimal)

$$\Delta VA = (5 \cdot 4) / 2048 = 9.76 \text{ mV}$$

C3 : Organisation fonctionnelle de la chaîne de commande

On demande de justifier l'organisation fonctionnelle de la chaîne de commande ce situant entre la sortie VA du convertisseur et la sortie Uout.

- FS263 pilotée par la fonction FS262 et par les signaux CDRL, fournit une information VPT1 à la fonction FS264 et assure une descente rapide ou lente des barres en fonction de l'intensité traversant chacune des phases d'alimentation (voir fonction FS23 carte IGEI)
- FS264 fournit à sa sortie un signal variant progressivement VINT afin de ne pas commander la servo-valve de façon trop brutale.
- FS265 fournit un signal carré VOSC de fréquence 250Hz à la fonction FS266.
- FS266 somme les informations de commande VINT , VOSC, et CO en fonctionnement normal. En fonctionnement barres remontées, le signal Pm s'ajoute aux signaux précédents.
- FS267 commande la servo-valve en tension. L'intensité maximale nécessaire au pilotage de la servo-valve est de + ou - 300 mA ou plus selon les cas



- FS269 assure une mise en pression minimale du vérin hydraulique piloté par la servo-valve, lorsque après une coulée, les barres ont été remontées (relais RL2 en position TRAVAIL, signal Pm présent). Ceci afin de compenser la masse des barres elles-mêmes, ainsi que les fuites hydrauliques qui auraient tendance à faire descendre l'ensemble des barres. En fonctionnement normal, le relais RL2 est au repos. Elle assure également la correction d'offset de la servo-valve par le signal CO.

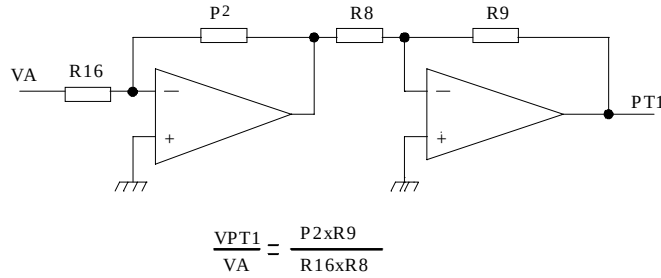
C4.1 : Etude de la commande Montée/Descente

On se propose d'analyser la structure de l'amplificateur dans le cas de la montée et de la descente des électrodes.

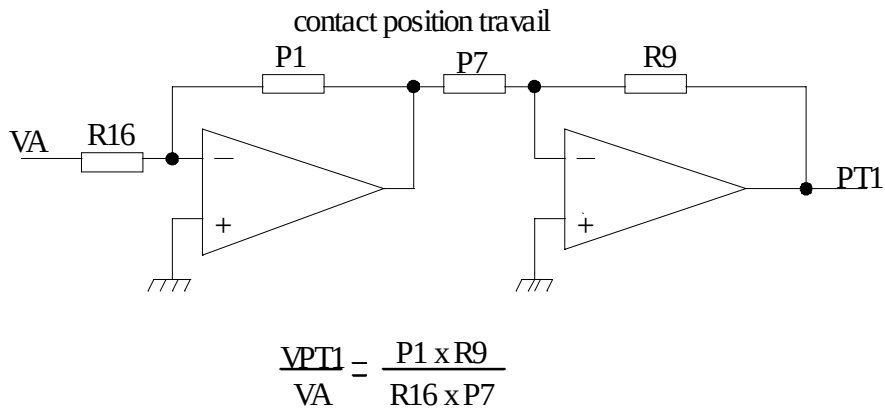
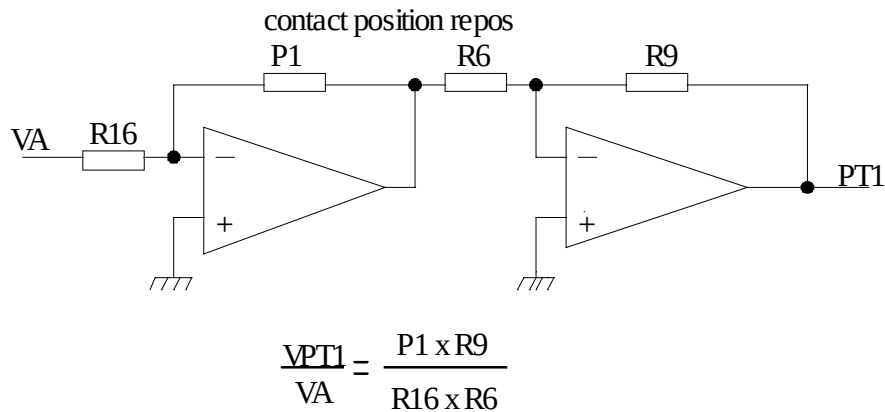
Donner l'expression de la tension VPT1 en fonction de VA dans les différents cas à envisager.

Déduisez-en le signe de la tension VA qui permet la descente des barres.

On considère $VA < 0$.



On considère $VA > 0$.

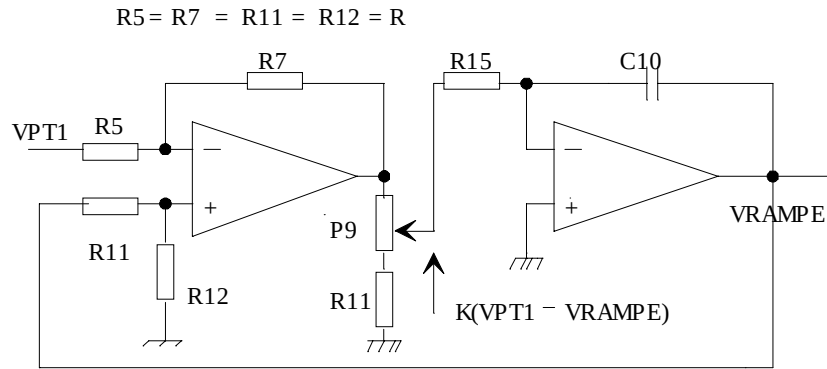


C'est pour la tension $VA > 0$ que les barres descendent car c'est dans ce cas que l'on doit tenir compte de la commande CDRL.

C4.2 : Etude de l'intégration

On se propose d'analyser la structure de l'intégrateur pour en déduire le rôle du réglage obtenu par P9.

Donner l'expression temporelle de VINT en fonction de VPT1 et des éléments de la structure étudiée.



$$K = \frac{R11 + XP9}{R14 + P9} \quad \text{avec } 0 < X < 1$$

$$VRAMPE = (VO - VPT1) e^{-\frac{t - t_0}{\Theta}} + VPT1$$

$$\Theta = \frac{R15 \times C10}{K} \quad t_0 \text{ instant de variation de } VPT1$$

V_0 : valeur initiale

En déduire le rôle de l'élément résistif P9?

K dépendant de la position du curseur de P9, varie de 1 à $R14/(R14+P9)$, permet de modifier la constante de temps de charge du condensateur C10 et joue donc ainsi sur la vitesse de variation de la sortie VINT.

C4.3 : Etude de la génération de signaux périodiques

Afin d'améliorer la réponse de la servo-valve, on superpose un signal alternatif de faible amplitude à son signal de commande

Préciser les caractéristiques du signal VOSC en représentant le signal disponible sur le curseur de P4.

La période de l'astable est donnée par la relation :

$$T = 2 \cdot (R18 + X \cdot P8) \cdot C5 \cdot \ln(1 + 2 \cdot (R19/R20)) \quad \text{avec } 0 < X < 1$$

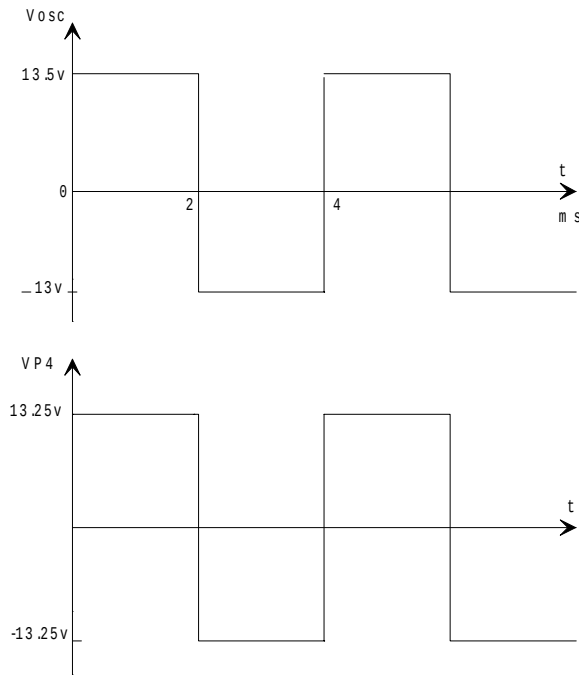
$$X=0 \quad T_{\min} = 2.689\text{ms} \quad F_{\max} = 372\text{Hz}$$

$$X=1 \quad T_{\max} = 4.184\text{ms} \quad F_{\min} = 239\text{Hz}$$

On suppose le curseur du potentiomètre P4 non connecté, et on tient compte des imperfections de l'amplificateur linéaire intégré (en particulier la non symétrie des tensions de saturation).

La constante de temps du circuit P4 C9 est de 1.175s. Elle est très grande devant la demi-période du signal de sortie VO de l'oscillateur (2ms).

Le signal aux bornes de P4 présente, dans tous les cas, une valeur moyenne nulle puisque C9P4 forment un passe-haut.



C4.4 : Etude de la commande servo-valve

La servo-valve nécessite, pour sa commande un courant d'intensité maximale de 300 mA positif ou négatif. La carte IGSU peut être utilisée sur d'autres installations où la partie puissance hydraulique est pilotée par des servo-valves nécessitant des courants de commande d'intensité de l'ordre de 2 Ampères.

Valider le choix de l'amplificateur utilisé pour la fonction FS267, à partir de ses caractéristiques technologiques ?

Selon les différents types de servo-valves utilisées (forte ou faible résistance des bobines de commande), cet amplificateur peut s'adapter car il peut être alimenté sous ± 30 V, et fournir des intensités élevées de l'ordre de 3 Ampères.

C5 : Synthèse

On se propose d'effectuer une synthèse sur le fonctionnement de la partie commande. Pour cela nous allons fixer les hypothèses suivantes :

- le curseur du potentiomètre P3 en position moyenne
- V_{osc} est réglée à 0V.
- En montée rapide, le module de la tension U_{OUT} est de 10V
- En descente rapide, ce module est de 8V
- En descente lente (détection courant d'arc), il est de 6V
- l'information numérique d'entrée du convertisseur égale à :
 - o 000 (base 16) on a $V_A = -5$ V (phase de montée rapide)

- o FFC (base 16) on a $V_A = 4.99 \text{ V}$ (phase de descente rapide et lente avant régulation de position des barres)

Calculer les valeurs de réglage des éléments résistifs ajustables P1, P2 et P7 de la fonction FS263 ?

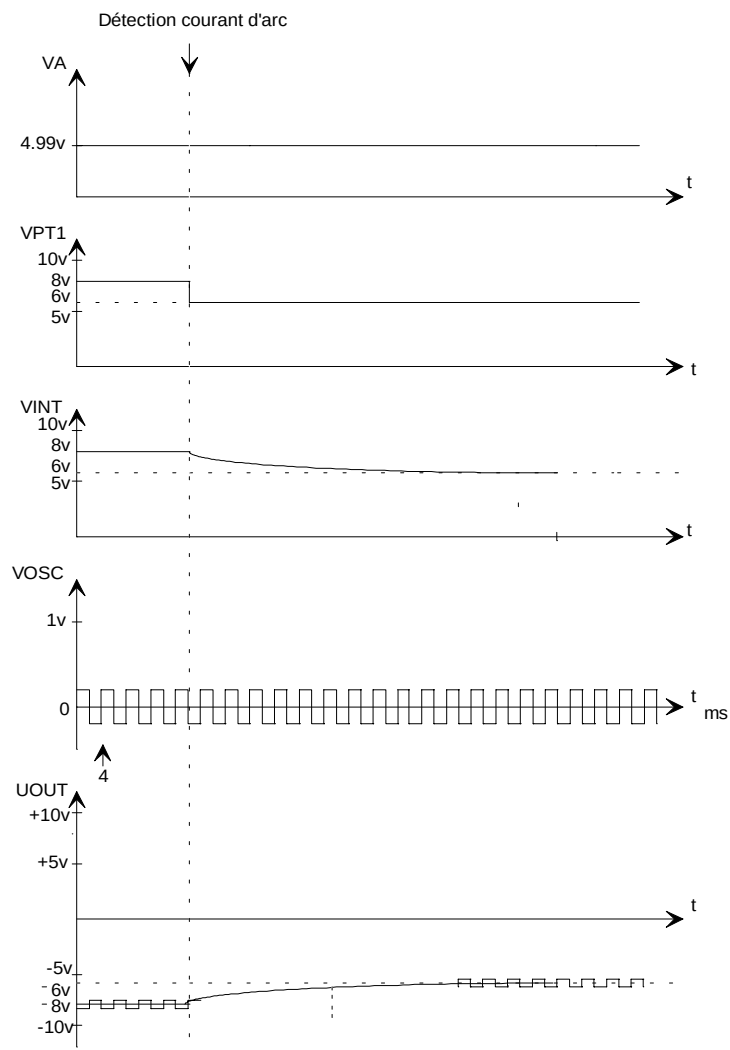
Calcul de P1 $10 = 5x[R9xP1] / [R16xR8] = 5xP1/R16$
 $P1 = 2xR16 = 6.64 \text{ Kohms}$

Calcul de P2 $8 = 4.99x[R9xP2] / [R16xR6] = 4.99xP2 / R16$
 $P2 = 5.32 \text{ Kohms}$

Calcul de P7 $6 = 4.99x[R9xP2] / [P7xR16]$
 $P7 = 13.3\text{Kohms}$

Maintenant, l'amplitude du signal Vosc pris sur le curseur de P4 est de 200 millivolts. Sachant que, de plus, le curseur de P9 étant en position haute

Compléter les chronogrammes du document réponse 4.



Sur la dernière courbe UOUT, le signal carré reste superposé au signal pendant la croissance exponentielle.